

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-32235

(43) 公開日 平成11年(1999)2月2日

(51) Int. Cl.	識別記号	P I	B
H04N 5/14 5/59 9/18		H04N 5/14 5/59 9/18	
(21) 出願番号	特願平9-184838	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成9年(1997)7月10日	(72) 発明者	佐藤 宏明 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74) 代理人	弁理士 徳本 智之 (外1名)

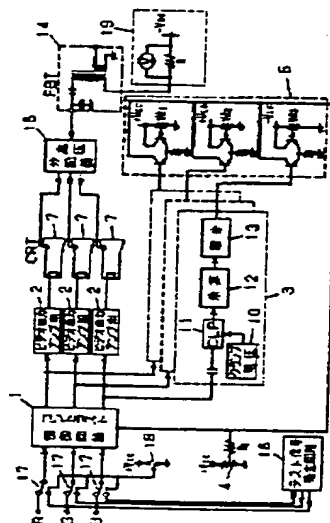
審査請求 未請求 請求項の数8 OL (全7頁)

(54) 【発明の名称】 ABL回路

(57) 【要約】

【課題】 CRTドライブの高輝度化・高帯域化を阻害することなくRGB各色毎にビーム電流制限を実現する高精度のABLを行う必要があった。

【解決手段】 従来方式ではビデオ出力アンプ後段でカソードのビーム電流を検出してビーム電流制限を行っており、CRTドライブの高輝度化・高帯域化の両立を阻害していたが、本発明ではビデオ出力アンプ前段のRGB原色映像信号にCRTガンマ特性と同等の近似演算を行って積分し、基準電圧と比較し電圧の方が大きい場合にRGB原色映像信号の振幅制限を行ってCRTのビーム電流制限を行う。さらにRGB各色毎にアノード電流を検出し、前記基準電圧の補正を行って構成としてABL作動高精度向上を図った。



(2)

特開平11-32235

## 【特許請求の範囲】

【請求項1】 CRTディスプレイにおいて、ビデオ出力アンプ前段のRGB原色映像信号の乗算演算及び積分を行って得られる電圧と基準比較電圧と比較し前記演算結果の電圧の方が大きい場合にRGB原色映像信号の振幅制限を行ってCRTのビーム電流制限を行う回路において、RGB各単色信号を表示しその際のCRTアノード電流を検出してその値により前記基準比較電圧を調整しCRTビーム電流制限の作動レベルを補正することを特徴とするABL回路。

【請求項2】 CRTディスプレイにおいて、ビデオ出力アンプ前段のRGB原色映像信号の乗算演算を行なった後に積分を行う演算手段と、前記演算により得られる電圧と基準比較電圧と比較する手段と、比較の結果演算により得られる電圧の方が大きい場合にRGB原色映像信号の振幅制限を行う手段と、RGB各単色信号を表示する手段と、RGB各単色信号を表示する際のCRTアノード電流を検出する手段とを有し、検出されたCRTアノード電流の値により前記基準比較電圧を調整し、CRTのビーム電流制限の作動レベルを補正することを特徴とするABL回路。

【請求項3】 CRTアノード電流の検出は、フライバックトランスの2次側の電流を検出抵抗に流して抵抗の両端電圧の差を検出する方法で行い、所定の検出電圧でCRTビーム電流制限の作動するよう基準電圧を制御することを特徴とする請求項1記載のABL回路。

【請求項4】 CRTアノード電流の検出手段は、フライバックトランスの2次側の電流を検出抵抗に流して抵抗の両端電圧の差を検出する回路とし、所定の検出電圧でCRTビーム電流制限の作動するよう基準電圧を制御する請求項2記載のABL回路。

【請求項5】 ビデオ出力アンプ前段のRGB原色映像信号の乗算演算を行なった後に積分を行う演算は、映像信号のDCクランプ、アナログ乗算、アナログ乗算で発生するオフセットをキャンセルするDCクランプ、積分の順に行うものである請求項1記載のABL回路。

【請求項6】 ビデオ出力アンプ前段のRGB原色映像信号の乗算演算を行なった後に積分を行う演算手段は、映像信号のDCクランプ回路、アナログ乗算回路、アナログ乗算回路で発生するオフセットをキャンセルするDCクランプ回路、積分回路の順に構成されることを特徴とする請求項2記載のABL回路。

【請求項7】 アナログ乗算回路のDCクランプにおいて、ブライトネス調整量に応じたDCオフセットを付加する請求項5記載のABL回路。

【請求項8】 アナログ乗算回路後段のDCクランプ回路は、ブライトネス調整量に応じてDC付加レベルを可変する手段を有することを特徴とする請求項6記載のABL回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はCRTディスプレイにおいて、X線放射対策及びCRTの保護のためのビーム電流制限、いわゆるABL(Automatic Beam Limiter)回路(国際特許分類 H04N 5/59)に関するものである。

【0002】

【従来の技術】 CRTディスプレイにおいては、X線放射対策及びCRTの保護のため自動的にビーム電流制限を行うABL回路が組み込まれている。ABL回路方式のうち最も一般的なものは、CRTのアノード電流を高圧発生回路で検出し、有るしきい値を越える場合に映像信号の振幅制限を行うものである。

【0003】 さらにRGB各色のCRTカソードの前段にビーム電流検出回路を挿入して検出し、しきい値を越える場合に映像信号の振幅制限を行う方法が考案されている(特開平5-276461号公報)。図2にその構成を示す。

【0004】 図2の方式はビデオ出力アンプ2とCRTの間にRGB各色のビーム電流検出回路6を挿入して各色のビーム電流を検出してDC電圧に変換し、その電圧値いづれかが基準電圧Vrefを越える場合に電圧比較回路5内のTr1、Tr2、Tr3のいずれかがON状態となりR1及びR2に電流が流れることにより、コントラスト制御回路1の制御入力電圧を下げてRGBの振幅を下げ、ビーム電流を制限するものである。

【0005】

【発明が解決しようとする課題】 近年のCRTディスプレイの技術課題として大画面化及び水平同期周波数の高域化への対応がある。大画面化に際し画面幅度を同等に保つにはビーム電流を画面拡大率に応じて上げる必要があり、アノードの高電圧化とカソードドライブの高振幅化が必要になる。水平同期周波数の高域化に際しては映像信号処理の高帯域化が必要になり、カソードドライブも高帯域化が必要になる。従って大画面化及び水平同期周波数の高域化への対応を両立するためにはカソードドライブの高振幅化及び高帯域化の両立が必要とされる。

【0006】 それに対し、特開平5-276461号公報のようなカソード前段に検出回路を挿入するABL回路方式は、各色毎にCRTのビーム電流制限を行う上では有効であったが、カソードドライブの信号帯域確保を阻害する点が問題であった。

【0007】

【課題を解決するための手段】 前記課題を解決するため、本発明の自動ビーム電流制限装置は、CRTディスプレイにおいて、ビデオ出力アンプ前段のRGB原色映像信号に対しCRTのガンマ特性に相当する乗算演算を行って積分し、演算を行って得られる電圧と基準比較電圧と比較し、前記演算電圧の方が大きい場合にRGB原色映像信号の振幅制限を行ってCRTのビーム電流制限

(3)

特開平11-32235

3

を行う。

【0008】また、RGB原色映像信号を単独で表示し、その際のCRTアノード電流を検出して、その検出電圧が所定値の際にビーム電流制限が作動するよう手動または自動による前記基準比較電圧の調整を行う。

【0009】また、ビデオ出力アンプ前段のRGB原色映像信号に対し行う演算は、DCクランプ、アナログ乗算、アナログ乗算により発生するオフセットをキャンセルするDCクランプ、積分の順に構成する。さらにブライトネス調整量に応じたオフセットの付加をアナログ乗算後段のDCクランプで行う。

【0010】本発明によれば、CRTカソードドライブの高振幅化・高帯域化を阻害することなくビーム電流制限を行うことができ、さらにRGB各色毎にビーム電流制限のしきい値を精度良く実現するABL回路を提供できる。

【0011】

【発明の実施の形態】本発明の請求項1に記載のABL回路は、CRTディスプレイにおいてビデオ出力アンプ前段のRGB原色映像信号の乗算演算及び積分を行って得られる電圧と基準比較電圧と比較し前記演算結果の電圧の方が大きい場合にRGB原色映像信号の振幅制限を行ってCRTのビーム電流制限を行う回路であって、RGB各単色信号を表示しその際のCRTアノード電流を検出してその値により前記基準比較電圧を調整しCRTビーム電流制限の作動レベルを補正することを特徴とするものであり、ビデオ出力アンプ前段でRGB原色映像信号を抜き取ってビーム電流制限を行うことによりCRT映像出力の高振幅化・高帯域化を阻害することなくCRTのビーム電流制限を行うことができ、さらにCRTアノード電流検出値によりABL作動レベルを高幅度に設定することができるものである。

【0012】次に本発明の請求項2に記載のABL回路は、CRTディスプレイにおいてビデオ出力アンプ前段のRGB原色映像信号の乗算演算を行なった後に積分を行う演算手段と、前記演算により得られる電圧と基準比較電圧と比較する手段と、比較の結果演算により得られる電圧の方が大きい場合にRGB原色映像信号の振幅制限を行う手段と、RGB各単色信号を表示する手段と、その際のCRTアノード電流を検出する手段とを有し、前記検出高圧アノード電流値により前記基準比較電圧を調整しCRTビーム電流制限の作動レベルを補正することを特徴とするものであり、ビデオ出力アンプ前段でRGB原色映像信号を検出して演算しビーム電流制限を行うことによりCRT映像出力の高振幅化・高帯域化を阻害することなくRGB各色毎にCRTのビーム電流制限を行うことができ、さらにCRTアノード電流検出値によりABL作動レベルを高幅度に設定することができるものである。

【0013】次に本発明の請求項3に記載のABL回路

4

は、請求項1に記載されたABL回路において、高圧アノード電流の検出をフライバックトランスの2次側の電流を検出抵抗に流して抵抗の両端電圧の差を検出する方法で行い、所定の検出電圧でCRTビーム電流制限の作動するよう基準電圧を制御することとを特徴とし、CRTアノード電流検出値によるABL作動レベルの高幅度設定を自動調整により実現できるものである。

【0014】次に本発明の請求項4に記載のABL回路は、請求項2に記載されたABL回路において、高圧アノード電流の検出手段を、フライバックトランスの2次側の電流を検出抵抗に流して抵抗の両端電圧の差を検出する回路で行い、所定の検出電圧でCRTビーム電流制限の作動するよう基準電圧を制御するものであり、CRTアノード電流検出値によるABL作動レベルの高精度設定を自動調整により実現できるものである。

【0015】次に本発明の請求項5に記載のABL回路は、請求項1に記載されたABL回路において、ビデオ出力アンプ前段のRGB原色映像信号の乗算演算を行なった後に積分を行う演算が、映像信号のDCクランプ、アナログ乗算、DCクランプ、積分の順に行うものであり、アナログ乗算後段で再度DCクランプすることによりアナログ乗算で発生するオフセットをキャンセルし乗算演算の精度を向上させ、ABL作動電流レベルの精度を向上させるものである。

【0016】次に本発明の請求項6に記載のABL回路は、請求項2に記載されたABL回路において、ビデオ出力アンプ前段のRGB原色映像信号の乗算演算を行なった後に積分を行う演算手段が、映像信号のDCクランプ回路、アナログ乗算回路、DCクランプ回路、積分回路の順に構成し、アナログ乗算回路後段で再度DCクランプすることによりアナログ乗算回路で発生するオフセットをキャンセルし乗算演算の精度を向上させ、ABL作動電流レベルの精度を向上させるものである。

【0017】次に本発明の請求項7に記載のABL回路は、請求項5に記載されたABL回路において、アナログ乗算後段のDCクランプにてブライトネス調整量に応じたDCオフセットを付加するものであり、ブライト調整の変更によるCRTビーム電流の増減に追従してABL作動レベルを一定にするものである。

【0018】次に本発明の請求項8に記載のABL回路は、請求項5に記載されたABL回路において、アナログ乗算回路後段のDCクランプ回路にてブライトネス調整量に応じたDC付加レベルを可変する手段を有することを特徴とし、ブライト調整の変更によるCRTビーム電流の増減に追従してABL作動レベルを一定にするものである。

【0019】（実施の形態1）以下に、本発明の請求項1及び請求項2に記載された発明の実施の形態について図1を用いて説明する。図1は主にコントラスト制御回路1、ビデオ出力アンプ2、ABL検出演算回路3、コ

(4)

特開平11-32235

5

ントラスト制御電圧発生回路4、高圧比較回路5、アノード電流検出回路19により構成される。

【0020】次に図1の回路動作を説明する。RGB原色映像信号はビデオ出力アンプ2の前段にて枝分かれしABL検出演算回路3に入力され、クランプ回路11でクランプされ、アナログ乗算器12でCRTのガンマ特性に相当する2乗または3乗の乗算演算を行ない、さらに積分を行ってDC高圧信号とする。DC高圧信号は高圧比較回路5においてRGBそれぞれの基準比較電圧と比較され、DC高圧信号の方が上回っている場合は $T_r$  1・2・3がONし、R1及びR2に電流が流れてコントラスト制御電圧が下がり、コントラスト制御回路1の利用を下げ、ビーム電流が制限される。さらに以下に述べる方法によって基準比較電圧の調整を行い、ビーム電流制限の作動レベルを正確に所定レベルにあわせる。

【0021】フライバックトランスはCRTアノードに高圧を供給する部品として一般的である。その動作は1次側に駆動信号パルスを入力し、1次側より巻線比のはるかに大きな2次側巻線に高圧パルス電圧を巻起し整流ダイオード及び平滑用コンデンサにより高圧DC電圧を取り出してCRTアノードに供給するものである。なお図1ではフライバックトランスの1次側回路は省略している。CRTアノード電流はカソード電流とグリッド電流の和であるが、グリッド電流はきわめて小さいので無視することができる。従ってアノード電流を検出することによりカソード電流を知ることができる。アノード電流を検出する方法としてフライバックトランスの2次側巻線の電流を検出する方法が一般的である。その方法は図1においてアノード電流検出回路19に示すようにフライバックトランスの2次側巻線の低電圧端子側に固定抵抗を挿入し、その両端の高圧 $V_a$ を検出するものであり、アノード電流を $I_a$ 、電流検出回路のバイアス電流を $I_d$ 、抵抗値を $R$ 、とすると $V_a = R \cdot (I_a + I_d)$ で表される。固定抵抗の両端間の電圧を高圧計により観測する。

【0022】次にRGB各色を単独で表示し、RGB各色毎にABL作動レベルの調整を行う方法を説明する。信号切換スイッチ18により映像信号セレクト17を切り替え、テスト信号発生回路16の出力信号を表示させる。まずテスト信号発生回路16よりRGB各色とも全黒信号を出力し、その際の電圧計の値 $V_0$ を記録する。この電圧値は $R \cdot I_d$ に相当する。次にR信号のみテスト信号発生回路16の出力信号レベルを徐々に上げ、赤単色表示する。この際の電圧計の値を $V_r$ 、ABL作動しきい電流値を $I_{ab1}$ とすると、

【0023】

【数1】

$$I_{ab1} = (V_r - V_0) / R$$

【0024】の関係が成り立つ。従って電圧計の値 $V_r$ が【数1】の関係を満たす値となったときにABLが作

6

動するよう可変抵抗器VR1を調整することにより、しきい電流値 $I_{ab1}$ でABLを作動させることができる。G信号・B信号についても同様の方法で可変抵抗器VR2・VR3を調整し、ABL作動レベルの調整ができる。

【0025】（実施の形態2）次に、本発明の請求項3及び請求項4に記載された発明の実施の形態について図3を用いて説明する。図3の回路は実施の形態1の回路（図1）にCPU25、差電圧検出回路21、A/D変換器20、D/A変換器23が加わり、アノード電流検出回路19の検出電圧を差電圧検出回路21で検出し、A/D変換器20によりCPU25への取り込み、基準比較電圧・テスト信号発生回路の制御をCPU25により行い、調整の自動制御を可能とする構成としている。

【0026】図3の回路原理は以下の通りである。差電圧検出回路21は具体的には例えば図4のような構成とする。固定抵抗Rの両端電圧を $V_1$ 及び $V_2$ とするとオペアンプの反転増幅回路を図4のように構成することにより両者の差 $V_2 - V_1$ を出力することができる。テスト信号出力回路はCPU25のデータ制御によりD/A変換器より出力されるDC高圧に水平・垂直ブランキング期間にベデスカルレベルを付加する回路とする。またCPU25にはA/D変換器が1つ、D/A変換器が6つ接続している。これらのCPU25からの制御は12Cバス等のシリアル制御フォーマットの利用により常時並列に制御可能なものとする。

【0027】次に図3の動作説明を行う。信号切換スイッチ18により映像信号セレクト17を切り替え、テスト信号発生回路16の出力信号を表示させる。まずCPU25の制御によりRGB各色とも全黒信号相当のDC高圧をD/A変換器を出力し、その際のアノード電圧検出回路の固定抵抗Rの両端電圧 $V_0$ を差電圧検出回路21よりA/D変換器を経由してCPU25に取り込む。次にR信号のみD/A変換器の出力電圧を最大値まで上げ、赤単色で表示する。基準比較電圧 $V_{ref1}$ はCPU25よりD/A変換器経由で最大値を出力しておき、徐々にその値を下げていく。そしてA/D変換器からのアノード電流検出電圧の取り込み電圧 $V_r$ が、【数1】の関係が成り立つと、そのときの基準比較電圧 $V_{ref1}$ をそのまま保持する。G信号・B信号についても同様の方法で基準比較電圧 $V_{ref2}$ 及び $V_{ref3}$ を調整し、ABL作動レベルの調整ができる。

【0028】（実施の形態3）次に、本発明の請求項5及び請求項6に記載された発明の実施の形態について図5を用いて説明する。図5（a）の回路は実施の形態1の回路（図1）のABL検出演算回路3におけるDCクランプ回路、アナログ乗算回路12、積分回路13に加え、アナログ乗算回路12と積分回路13の間にDCクランプ回路を追加挿入する構成とするものである。

【0029】図5（a）の回路動作は以下の通りであ

(5)

特開平11-32235

7

8

る。RGB原色映像信号は初段のDCクランプ回路においてベデスタルを0Vにクランプしアナログ乗算回路で乗算され出力される。この際アナログ乗算回路では回路素子のばらつきによるオフセット電圧が若干発生し、ベデスタル部の乗算出力も厳密に0VとはならずオフセットDC電圧 $V_{off}$ が量入される(図5(c))。このオフセット電圧 $V_{off}$ は後段でABL作動レベルの誤差となるが、追加するDCクランプ回路によりベデスタルを0Vに再度クランプすることによりオフセット電圧 $V_{off}$ は解消され(図5(d))、ABL作動レベルの精度を保つことができる。

【0030】(実施の形態4)次に、本発明の請求項7及び請求項8に記載された発明の実施の形態について図6を用いて説明する。図6の回路は実施の形態3の回路(図5a)においてアナログ乗算回路12後段のクランプ回路のクランプ電圧をブライトネス制御電圧により可変するものである。

【0031】図6の回路動作は以下の通りである。ブライトネスを上げた場合、ブライトネス制御電圧 $V_b$ が上がり、バッファ30の出力は $V_b \cdot R_8 / (R_7 + R_8)$ となる。以下、クランプ回路においてベデスタルクランプパルスによりクランプされる。その結果積分回路13の入力段の電圧はバッファ30の出力とアナログ乗算回路12の和となり、ブライトネス制御電圧によりオフセット電圧を付加することができる。抵抗 $R_7$ 及び $R_8$ を差ぶことにより、ブライトネス調整変更時のビーム電流変化にABL検出演算回路の演算結果を追従させることができ、ABL作動レベルを一定に保つことができる。

【0032】

【発明の効果】以上のように、本発明の自動ビーム電流制御装置によれば、CRTディスプレイの高輝度化・高帯域化を阻害することなくRGB各色管にCRTのビーム電流制限を高精度で行うABL回路を提供することが可能となる。

【図面の簡単な説明】

\*【図1】本発明の実施形態1におけるABL制御回路のブロック図

【図2】本発明の先行技術である特開平5-276461のブロック図

【図3】本発明の実施形態2におけるABL制御回路のブロック図

【図4】本発明の実施形態2におけるアノード電流検出回路のブロック図

【図5】本発明の実施形態3におけるABL制御回路のブロック図

【図6】本発明の実施形態4におけるABL制御回路のブロック図

【符号の説明】

1 コントラスト制御回路

2 ビデオ出力アンプ

3 ABL検出演算回路

4 コントラスト制御電圧発生回路

5 電圧比較回路

6 ビーム電流検出回路

7 CRT

10 クランプ電圧発生回路

11 クランプ回路

12 アナログ乗算器

13 積分回路

14 高圧発生回路(フライバックトランス)

15 高圧分配器

16 テスト信号発生回路

17 映像信号セレクタ

18 信号切換スイッチ

19 アノード電流検出回路

20 A/D変換器

21 差電圧検出回路

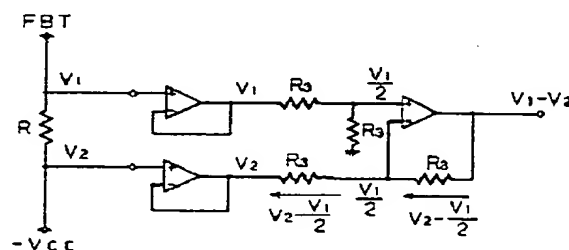
22 ブランキング付加回路

23 D/A変換器

24 ブライト電圧発生回路

\* 25 CPU

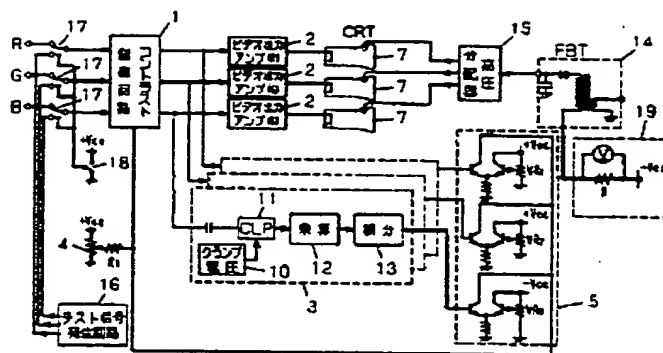
【図4】



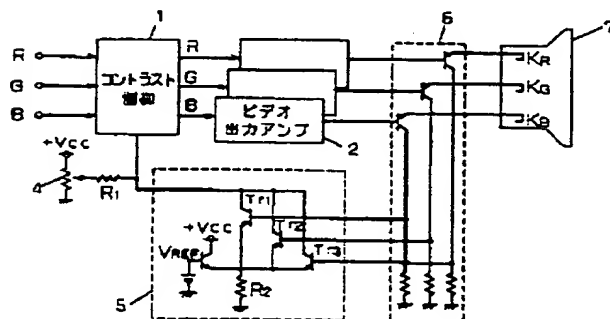
(5)

特開平11-32235

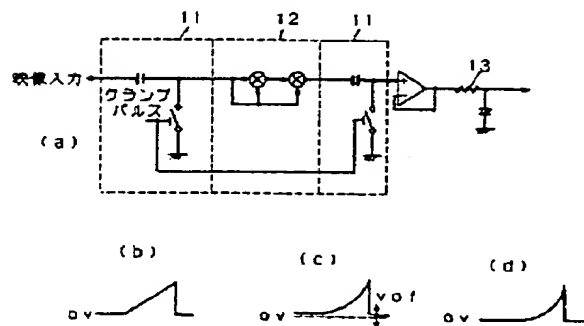
【図1】



【図2】



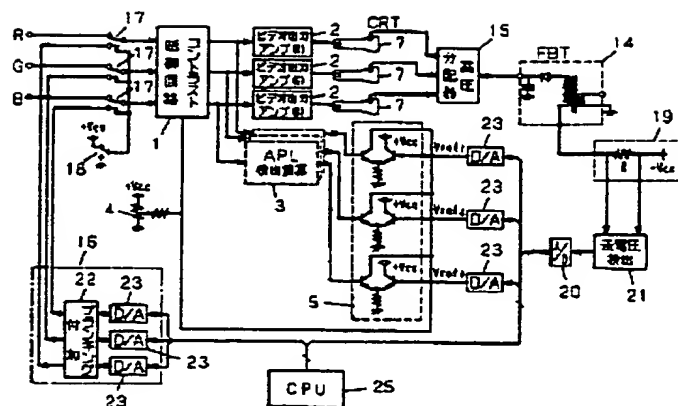
【図5】



(7)

特開平 11-32235

【例3】



【圖6】

